

Docket No.: 65933-061

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Ryosuke USUI, et al.	:	Confirmation Number:
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: December 03, 2003	:	Examiner:
	:	
For: SEMICONDUCTOR DEVICE, METHOD FOR MANUFACTURING SAME AND THIN PLATE INTERCONNECT LINE MEMBER		

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

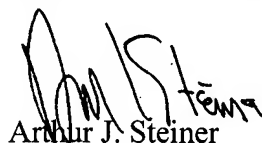
In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2002-351827, filed December 3, 2002

A Certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY



Arthur J. Steiner
Registration No. 26,106

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 AJS:prg
Facsimile: (202) 756-8087
Date: December 3, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

65933-061
USUI et al.
Dec. 3, 2003
McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 3 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 3 5 1 8 2 7
Application Number:

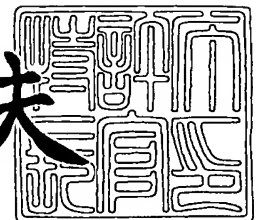
[ST. 10/C] : [J P 2 0 0 2 - 3 5 1 8 2 7]

出 願 人
Applicant(s): 三洋電機株式会社
 関東三洋セミコンダクターズ株式会社

2 0 0 3 年 1 0 月 1 7 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 5 6 3 2

【書類名】 特許願

【整理番号】 NPC1020049

【提出日】 平成14年12月 3日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/56

【発明者】

 【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

 【氏名】 臼井 良輔

【発明者】

 【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

 【氏名】 水原 秀樹

【発明者】

 【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

 【氏名】 五十嵐 優助

【発明者】

 【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

 【氏名】 児島 則章

【発明者】

 【住所又は居所】 群馬県邑楽郡大泉町仙石二丁目 2 4 6 8 番地 1 関東三
洋セミコンダクターズ株式会社内

 【氏名】 坂本 則明

【特許出願人】

 【識別番号】 000001889

 【氏名又は名称】 三洋電機株式会社

【特許出願人】

【識別番号】 301079420

【氏名又は名称】 関東三洋セミコンダクターズ株式会社

【代理人】

【識別番号】 100105924

【弁理士】

【氏名又は名称】 森下 賢樹

【電話番号】 03-3461-3687

【手数料の表示】

【予納台帳番号】 091329

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体モジュールおよびその製造方法ならびに薄板状配線部材

【特許請求の範囲】

【請求項 1】 絶縁樹脂層と、その表面に搭載された半導体チップとを有し

、
前記絶縁樹脂層内に配線パターンが埋設され、

前記絶縁樹脂層は、1. 0 以上 3. 5 以下の誘電率を有し、0. 0 0 0 1 以上
0. 0 2 以下の誘電正接を有することを特徴とする半導体モジュール。

【請求項 2】 請求項 1 に記載の半導体モジュールにおいて、

前記絶縁樹脂層の吸水率が 0. 1 % 未満であることを特徴とする半導体モジュール。

【請求項 3】 請求項 1 または 2 に記載の半導体モジュールにおいて、

前記絶縁樹脂層内に多層の配線パターンが埋設されていることを特徴とする半導体モジュール。

【請求項 4】 請求項 1 乃至 3 いずれかに記載の半導体モジュールにおいて

、
前記絶縁樹脂層は、液晶ポリマー、エポキシ樹脂または B T レジンを含むことを特徴とする半導体モジュール。

【請求項 5】 請求項 1 乃至 4 いずれかに記載の半導体モジュールにおいて

、
前記配線パターンの表面粗さ R a が 1 μ m 以下であることを特徴とする半導体モジュール。

【請求項 6】 請求項 1 乃至 5 いずれかに記載の半導体モジュールにおいて

、
前記半導体チップがフリップ実装されていることを特徴とする半導体モジュール。

【請求項 7】 基材の表面に複数の半導体モジュール形成領域を設ける工程と、

それぞれの半導体モジュール形成領域について、絶縁樹脂層内に配線パターン



が埋設された層構造を形成する工程と、

該層構造の上に半導体チップを搭載する工程と、

前記半導体モジュール形成領域内において、前記半導体チップを絶縁材料によりモールドし、前記基材を除去した後、前記配線パターンの少なくとも一部を露出させる工程と、

前記モジュール形成領域外にある前記絶縁性樹脂をダイシングし、モジュール形成領域単位に分離して半導体モジュールを得る工程とを含み、

前記絶縁樹脂層の材料として、1.0以上3.5以下の誘電率を有し、0.0001以上0.02以下の誘電正接を有する樹脂を用いることを特徴とする半導体モジュールの製造方法。

【請求項 8】 請求項 7 に記載の半導体モジュールの製造方法において、

前記絶縁樹脂層の材料として、吸水率が 0.1 %未満である樹脂を用いることを特徴とする半導体モジュールの製造方法。

【請求項 9】 請求項 7 または 8 に記載の半導体モジュールの製造方法において、

前記絶縁樹脂層内に多層の前記配線パターンを埋設する工程を含むことを特徴とする半導体モジュールの製造方法。

【請求項 10】 請求項 7 乃至 9 いずれかに記載の半導体モジュールの製造方法において、

前記絶縁樹脂層の材料として、液晶ポリマー、エポキシ樹脂または B T レジンを含む樹脂を用いることを特徴とする半導体モジュールの製造方法。

【請求項 11】 請求項 7 乃至 10 いずれかに記載の半導体モジュールの製造方法において、

絶縁樹脂層内に配線パターンが埋設された層構造を形成する前記工程は、前記基材の上部に前記絶縁樹脂層を形成する工程と、前記絶縁樹脂層に接続孔を設ける工程と、前記接続孔を埋め込むように金属膜を形成する工程と、前記金属膜を選択的にエッチングして前記配線パターンとする工程と、を含むことを特徴とする半導体モジュールの製造方法。

【請求項 12】 請求項 11 に記載の半導体モジュールの製造方法において



前記基材として導電基材を用い、該導電基材を一方の電極とする電解メッキ法により、前記金属膜の少なくとも一部を形成することを特徴とする半導体モジュールの製造方法。

【請求項 13】 請求項 11 または 12 に記載の半導体モジュールの製造方法において、

前記金属膜を形成した後、表面処理を行い、前記金属膜の表面粗さを $1\ \mu\text{m}$ 以下とする工程をさらに含むことを特徴とする半導体モジュールの製造方法。

【請求項 14】 請求項 11 乃至 13 いずれかに記載の半導体モジュールの製造方法において、

前記層構造の上に半導体チップを搭載する前記工程は、前記半導体チップをフリップ実装する工程を含むことを特徴とする半導体モジュールの製造方法。

【請求項 15】 半導体チップ搭載面および配線基板接合面を有する薄板状配線部材であって、

絶縁樹脂層と、前記絶縁樹脂層内に埋設された配線パターンとを有し、
前記配線基板接合面に前記配線パターンの少なくとも一部が露出しており、
前記絶縁樹脂層は、 1.0 以上 3.5 以下の誘電率を有し、 0.0001 以上 0.02 以下の誘電正接を有することを特徴とする薄板状配線部材。

【請求項 16】 請求項 15 に記載の薄板状配線部材において、
前記絶縁樹脂層の吸水率が 0.1% 未満であることを特徴とする薄板状配線部材。

【請求項 17】 請求項 15 または 16 に記載の薄板状配線部材において、
前記絶縁樹脂層内に多層の配線パターンが埋設されていることを特徴とする薄板状配線部材。

【請求項 18】 請求項 15 乃至 17 いずれかに記載の薄板状配線部材において、

前記絶縁樹脂層は、液晶ポリマー、エポキシ樹脂または BT レジンを含むことを特徴とする薄板状配線部材。

【請求項 19】 請求項 15 乃至 18 いずれかに記載の薄板状配線部材にお

いて、

前記配線パターンの表面粗さ R_a が $1\ \mu\text{m}$ 以下であることを特徴とする薄板状配線部材。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体チップ等を搭載し配線基板等に接合される半導体モジュールとその製造方法、ならびに、この半導体モジュールに用いられる薄板状配線部材に関するものである。

【0002】

【従来の技術】

携帯電話、PDA、DVC、DSCといったポータブルエレクトロニクス機器の高機能化が加速するなか、こうした製品が市場で受け入れられるためには小型・軽量化が必須となっており、その実現のために高集積のシステムLSIが求められている。一方、これらのエレクトロニクス機器に対しては、より使い易く便利なものが求められており、機器に使用されるLSIに対し、高機能化、高性能化が要求されている。このため、LSIチップの高集積化にともないそのI/O数が増大する一方でパッケージ自体の小型化要求も強く、これらを両立させるために、半導体部品の高密度な基板実装に適合した半導体パッケージの開発が強く求められている。こうした要求に対応するため、CSP (Chip Size Package) と呼ばれるパッケージ技術が種々開発されている。

【0003】

こうしたパッケージの例として、BGA (Ball Grid Array) が知られている。BGAは、パッケージ用基板の上に半導体チップを実装し、それを樹脂モールドディングした後、反対側の面に外部端子としてハンダボールをエリア状に形成したものである。BGAでは、実装エリアが面で達成されるので、パッケージを比較的容易に小型化することができる。また、回路基板側でも狭ピッチ対応とする必要がなく、高精度な実装技術も不要となるので、BGAを用いると、パッケージコストが多少高い場合でもトータルな実装コストとしては低減することが可能

となる。

【0004】

図1は、一般的なBGAの概略構成を示す図である。BGA100は、ガラスエポキシ基板106上に、接着層108を介してLSIチップ102が搭載された構造を有する。LSIチップ102は封止樹脂110によってモールドされている。LSIチップ102とガラスエポキシ基板106とは、金属線104により電氣的に接続されている。ガラスエポキシ基板106の裏面には、半田ボール112がアレイ状に配列されている。この半田ボール112を介して、BGA100がプリント配線基板に実装される。

【0005】

特開2002-94247号公報には、他のCSPの例が記載されている。同公報記載には、高周波用LSIを搭載するシステム・イン・パッケージが開示されている。このパッケージは、ベース基板上に、多層配線構造が形成され、その上に高周波用LSIをはじめとする回路素子が形成されている。多層配線構造は、コア基板や樹脂付銅箔などが積層された構造となっている。

【0006】

しかしながら、これら従来のCSPでは、ポータブルエレクトロニクス機器等において現在望まれているよう水準の小型化、薄型化、軽量化を実現することは難しかった。これは、従来のCSPはチップを支持する基板を有することによる。支持基板の存在により、パッケージ全体が厚くなり、小型化、薄型化、軽量化に限界があった。また、放熱性の改善にも一定の限界があった。

【0007】

こうした事情に鑑み、本出願人は、ISB (Integrated System in Board ; 登録商標) とよばれる新規なパッケージを開発した。ISBとは、半導体ベアチップを中心とする電子回路のパッケージングにおいて、銅による配線パターンを持ちながら回路部品を支持するためのコア(基材)を使用しない独自のコアレスシステム・イン・パッケージである。特開2002-110717号公報には、こうしたシステム・イン・パッケージが記載されている。

【0008】

図2はISBの一例を示す概略構成図である。ここではISBの全体構造をわかりやすくするため、単一の配線層のみ示しているが、実際には、複数の配線層が積層した構造となっている。このISBでは、LSIベアチップ201、Trベアチップ202およびチップCR203が銅パターン205からなる配線により結線された構造となっている。LSIベアチップ201は、引き出し電極や配線に対し、金線ボンディング204により導通されている。LSIベアチップ201の直下には、導電性ペースト206が設けられ、これを介してISBがプリント配線基板に実装される。ISB全体はエポキシ樹脂などからなる樹脂パッケージ207により封止された構造となっている。

【0009】

このパッケージによれば、以下の利点が得られる。

- (i) コアレスで実装できるため、トランジスタ、IC、LSIの小型・薄型化を実現できる。
- (ii) トランジスタからシステムLSI、さらにチップタイプのコンデンサや抵抗を回路形成し、パッケージングすることができるため、高度なSIP(System in Package)を実現できる。
- (iii) 現有の半導体チップを組合せできるため、システムLSIを短期間に開発できる。
- (iv) 半導体ベアチップが直下の銅材に直接マウントされており、良好な放熱性を得ることができる。
- (v) 回路配線が銅材でありコア材がないため、低誘電率の回路配線となり、高速データ転送や高周波回路で優れた特性を発揮する。
- (vi) 電極がパッケージの内部に埋め込まれる構造のため、電極材料のパーティクルコンタミの発生を抑制できる。
- (vii) パッケージサイズはフリーであり、1個あたりの廃材を64ピンのSQFPパッケージと比較すると、約1/10の量となるため、環境負荷を低減できる。
- (viii) 部品を載せるプリント回路基板から、機能の入った回路基板へと、新しい概念のシステム構成を実現できる。
- (ix) ISBのパターン設計は、プリント回路基板のパターン設計と同じように容易



であり、セットメーカーのエンジニアが自ら設計できる。

【0010】

次に I S B の製造プロセス上のメリットについて説明する。図 3 (A) は、従来の C S P および本発明に係る I S B の製造プロセスの対比図である。図 3 は、従来の C S P の製造プロセスを示す。はじめにベース基板上にフレームを形成し、各フレームに区画された素子形成領域にチップが実装される。その後、各素子について熱硬化性樹脂によりパッケージが設けられ、その後、素子毎に金型を利用して打ち抜きを行う。最終工程の打ち抜きでは、モールド樹脂およびベース基板が同時に切断されるようになっており、切断面における表面荒れなどが問題になる。また打ち抜きを終わった後の廃材が多量に生じるため、環境負荷の点で課題を有していた。

一方、図 3 (B) は、I S B の製造プロセスを示す図である。はじめに、金属箔の上にフレームを設け、各モジュール形成領域に、配線パターンを形成し、その上に L S I などの回路素子を搭載する。続いて各モジュール毎にパッケージを施し、スクライブ領域に沿ってダイシングを行い、製品を得る。パッケージ終了後、スクライブ工程の前に、下地となる金属箔を除去するので、スクライブ工程におけるダイシングでは、樹脂層のみの切断となる。このため、切断面の荒れを抑制し、ダイシングの正確性を向上させることが可能となる。

【0011】

【特許文献 1】

特開 2002-94247 号公報

【特許文献 2】

特開 2002-110717 号公報

【0012】

【発明が解決しようとする課題】

しかし、こうした I S B 等の支持基板を有さないシステム・イン・パッケージでは、配線層を構成する絶縁樹脂層の特性を好適に設計することが技術的に重要となる。ところが、このパッケージにおける絶縁樹脂層は、従来の C S P における支持基板を構成する樹脂層とは構造および機能が大きく異なり、これらとは別



の設計思想により検討することが必要となる。以下、この点について説明する。

【0013】

BGAをはじめとする従来のCSPにおけるベース基板は、半導体チップとその引き出し電極を形成するための下地基板としての役割を果たす。ベース基板に対しては、強度や誘電特性などの性能が要求されているが、これらは、上記ベース基板の役割を前提とした要求特性となる。すなわち、半導体チップと、プリント配線基板との間にベース基板が介在する構造を前提として、ベース基板の設計が行われる。

【0014】

これに対して、本発明のような支持基板を有さないモジュールにおいては、絶縁樹脂の選択に際しても、BGAなどとは異なる観点からの検討が必要となる。本発明における絶縁樹脂層は、層内に埋設される配線パターンの配線間絶縁層としての役割を果たす。したがって、配線パターンを構成する金属膜との密着性や、金属膜同士の間領域における寄生容量の低減、吸水性等について、従来のCSPの支持基板とは異なる水準の特性が求められることとなる。さらに、この絶縁樹脂層の表面には、ベアチップなどの半導体チップが直接搭載されるので、吸湿特性についても厳しい水準の性能が要求される。

【0015】

一方、高周波用途においては、配線パターンを構成する金属膜の表面平滑性が求められる。高周波信号は表皮効果により配線の表面近傍に集中するため、配線表面に凹凸があると信号の伝達が阻害されることがあるためである。ところが、配線表面の平滑度を上げた場合、隣接する絶縁樹脂層との密着性が不良となる傾向がある。すなわち、高周波特性と、配線および絶縁樹脂間の密着性とは、トレードオフの関係にある。こうした点をいかに改善するかが、重要な技術的課題となる。

【0016】

本発明は、上記事情に鑑みなされたものであり、その目的とするところは、支持基板を有さない、薄型、軽量の半導体モジュールであって、製品信頼性、高周波特性に優れる半導体モジュールを提供することにある。

【0017】

【課題を解決するための手段】

上記課題を解決する本発明は以下の手段を採用する。

【0018】

本発明に係る半導体モジュールは、絶縁樹脂層と、その表面に搭載された半導体チップとを有し、前記絶縁樹脂層内に配線パターンが埋設され、前記絶縁樹脂層は、1.0以上3.5以下の誘電率を有し、0.0001以上0.02以下の誘電正接を有することを特徴とする。

【0019】

また、本発明に係る半導体モジュールの製造方法は、基材の表面に複数の半導体モジュール形成領域を設ける工程と、それぞれの半導体モジュール形成領域について、絶縁樹脂層内に配線パターンが埋設された層構造を形成する工程と、該層構造の上に半導体チップを搭載する工程と、前記半導体モジュール形成領域内において、前記半導体チップを絶縁材料によりモールドし、前記基材を除去した後、前記配線パターンの少なくとも一部を露出させる工程と、前記モジュール形成領域外にある前記絶縁性樹脂をダイシングし、モジュール形成領域単位に分離して半導体モジュールを得る工程とを含み、前記絶縁樹脂層の材料として、1.0以上3.5以下の誘電率を有し、0.0001以上0.02以下の誘電正接を有する樹脂を用いることを特徴とする。

【0020】

また、本発明に係る薄板状配線部材は、半導体チップ搭載面および配線基板接合面を有する薄板状配線部材であって、絶縁樹脂層と、前記絶縁樹脂層内に埋設された配線パターンとを有し、前記配線基板接合面に前記配線パターンの少なくとも一部が露出しており、前記絶縁樹脂層は、1.0以上3.5以下の誘電率を有し、0.0001以上0.02以下の誘電正接を有することを特徴とする。

【0021】

本発明においては、絶縁樹脂層内に配線パターンが埋設された構造となっている。従来のBGA等のCSPと異なり、配線を支持する支持基板が存在しないため、薄型で軽量のパッケージを実現できる上、低誘電率の回路配線となり、高速

データ転送や高周波回路で優れた特性を発揮する。また、半導体チップが、配線パターンが埋設された絶縁樹脂層の表面に搭載される。このため半導体チップで生じた熱が配線パターンの部分を伝達し、裏面から効率よく発散されることとなり、放熱特性に優れる。なお、絶縁樹脂層の裏面に配線パターンの少なくとも一部が露出した構成とすることもでき、この場合、放熱効率がさらに向上する。

【0022】

また、配線パターンの間隙に配置される絶縁樹脂層が、1.0以上3.5以下の誘電率を有し、0.0001以上0.02以下の誘電正接を有する。このため、上記のように支持基板を有さないことによる様々な利点を具備するとともに高周波特性に優れる半導体モジュールが得られる。具体的には、配線間の寄生容量を低減し、信号ロスを顕著に低下することができる。

【0023】

また、上記した本発明の製造方法によれば、上述した性能を具備する半導体モジュールを良好な製造安定性にて製造することができる。また、この製造方法では、配線パターンが埋設された層構造を形成した後、基材を除去し、絶縁材料によりモールドされていないモジュール形成領域外の部分をダイシングする。このため、基材やモールド樹脂の切断によって引き起こされる切断面の荒れやブレードの消耗等を防止することができる。

【0024】

本発明に係る半導体モジュールは、LSIチップ等の半導体チップや、適宜他の回路素子を含み、プリント配線基板等に実装して用いられる。これらのシステムチップはワイヤボンディングにより実装されていてもフリップ実装されていてもよい。半導体チップがフリップ実装されている場合、配線容量の増加による信号遅延がより顕著となることから、こうした課題を有効に解決する本発明が、より好適に適用される。

【0025】

本発明において、誘電率および誘電正接は、たとえば1MHz～10GHzの周波数領域の値とする。特に、1GHz～10GHzのいずれかの周波数における値とすることが好ましい。こうすることにより高周波特性をより確実に向上さ

せることができる。

【0026】

誘電率の値は、好ましくは3.0以下とする。こうすることによって、モジュールのサイズを小型化した場合にも配線間の寄生容量を実用上問題ない程度にまで低減することができる。誘電正接の値は、好ましくは0.003以下とする。こうすることによって、信号ロスをより一層低減することができる。

【0027】

本発明において、絶縁樹脂層の吸水率を0.1%未満としてもよい。このようにすれば、水分が絶縁樹脂層の裏面から侵入し当該絶縁樹脂層を通過して半導体チップに到達することを有効に抑制することができる。本発明のモジュールにおいては、半導体チップが、配線パターンが埋設された絶縁樹脂層の表面に搭載されるため放熱特性に優れる構造となっているが、その反面、絶縁樹脂層を経由して半導体チップに水分が移動することを抑制することが重要な技術的課題となる。上記構成においては絶縁樹脂層の吸水率を0.1%未満としているため、こうした水分の移動を効果的に抑制することができる。ここで、絶縁樹脂層の吸水率は好ましくは0.05%とする。こうすることにより、モジュール製造工程、特に半田プロセス等の高温プロセスにおける半導体チップの吸湿も効果的に抑制することができる。なお、吸水率はJIS K 6911 に準じて測定することができる。

【0028】

本発明において、絶縁樹脂層内に多層の配線パターンが埋設されている構成を採用することができる。このような多層配線構造とすることにより、単に部品が搭載されているのみならず様々な機能を持ったモジュールを実現できる。本発明のような支持基板のないモジュールにおいてこうした多層配線構造を採用した場合、高周波特性や吸湿性を良好に維持することがきわめて困難となるが、本発明においては特定性能を満たす絶縁樹脂層を備えることにより、かかる課題を解決する。

【0029】

本発明における絶縁樹脂層を構成する材料としては、エポキシ樹脂、BTレジン、液晶ポリマー等が好ましく用いられる。こうした樹脂を用いることにより高

周波特性や製品信頼性に優れる半導体モジュールが得られる。

【0030】

本発明において、配線パターンの表面粗さ R_a を 1μ 以下とすることができる。このようにすれば、表皮効果の影響を排除し高周波特性に優れるモジュールとすることができる。たとえば配線材料として銅を用いた場合、5 GHz における表皮深さは約 $1\mu\text{m}$ となる。こうしたことから、配線パターンの表面粗さ R_a を 1μ 以下とすることにより、高周波特性を有効に改善することができる。

【0031】

本発明において、半導体チップがモールド樹脂により封止され、絶縁樹脂層の表面にダミー配線を設けた構成としても良い。こうすることにより、絶縁樹脂層とモールド樹脂との間の密着性を向上させることができる。

【0032】

本発明の半導体モジュールの製造方法において、絶縁樹脂層内に配線パターンが埋設された層構造を形成する前記工程は、前記基材の上部に前記絶縁樹脂層を形成する工程と、前記絶縁樹脂層に接続孔を設ける工程と、前記接続孔を埋め込むように金属膜を形成する工程と、前記金属膜を選択的にエッチングして前記配線パターンとする工程と、を含む構成とすることができる。こうすることにより、配線パターンを内包する絶縁樹脂層を好適に形成することができる。

【0033】

また、本発明の半導体モジュールの製造方法において、基材として導電基材を用い、この導電基材を一方の電極とする電解メッキ法により、前記金属膜の少なくとも一部を形成することもできる。この方法によれば、金属膜を所望の厚みで制御性良く形成することができる。

【0034】

さらに本発明の半導体モジュールの製造方法において、前記金属膜を形成した後、表面処理を行い、前記金属膜の表面粗さを $1\mu\text{m}$ 以下とする工程をさらに含んでもよい。こうすることにより、絶縁樹脂層との密着性に優れた配線パターンを好適に形成することができる。

【0035】

【発明の実施の形態】

図4は、本発明に係る半導体モジュールの断面構造の一例を示す図である。

【0036】

この半導体モジュールは、層間絶縁膜405および配線407からなる配線層が複数層積層した多層配線構造体と、その表面に形成された回路素子410aおよび410bにより構成されている。多層配線構造体の裏面には、半田ボール420が設けられている。回路素子410aおよび410bは、封止樹脂415により封止された構造となっている。図4では、図4の構造に対し、さらにダミー配線420が設けられている。これにより、多層配線構造体と封止樹脂415との間の密着性が向上する。

回路素子410aの実装方法つき、図4ではワイヤボンディング方式を採用したが、図13に示すように回路素子410aをフェイスダウンに配置したフリップ実装とすることもできる。

【0037】

こうした半導体モジュールにおいては、同層内の隣接する配線407の間や、積層する配線407の間に層間絶縁膜405が介在する形態となっており、(i)配線407と層間絶縁膜405との間の密着性の向上、および(ii)水平方向または積層方向に隣接する配線407間に生じる寄生容量の低減の両立させることが重要となる。ここで、高周波特性向上の観点からは、配線407の表面粗さを平滑にすること、具体的には、たとえばRa値を1 μ m以下とすることが望まれる。この場合、配線407と層間絶縁膜405との間の密着性を良好にすることは一層困難となる。

【0038】

また、この半導体モジュールは支持基板を有さないため、半田ボール420形成工程等において多層配線構造体の裏面から侵入する水分が、構造的に回路素子410a等に到達しやすい。回路素子410aは封止樹脂によって封止されていないベアチップであるため、水分によって性能が顕著に低下する。こうしたことから、この半導体モジュールにおいては、層間絶縁膜405の材料を好適に選択し、水分の透過を十分に抑制することが重要な技術的課題となる。

【0039】

こうした課題を解決するため、図4に示すモジュールでは、層間絶縁膜405を以下の条件を満たす樹脂材料により構成している。すなわち、1MHz～1GHzの周波数領域において、1.0以上3.5以下の誘電率を有し、0.0001以上0.02以下の誘電正接を有する樹脂を用いる。樹脂材料の誘電率の値は、好ましくは3.0以下とする。こうすることによって、モジュールのサイズを小型化した場合にも配線間の寄生容量を実用上問題ない程度にまで低減することができる。誘電正接の値は、好ましくは0.003以下とする。こうすることによって、信号ロスをより一層低減することができる。

【0040】

層間絶縁膜405を構成する樹脂材料としては、BTレジン等のメラミン誘導体、液晶ポリマー、エポキシ樹脂、PPE樹脂、ポリイミド樹脂、フッ素樹脂、フェノール樹脂、ポリアミドビスマレイミド等の熱硬化性樹脂が例示される。このうち、高周波特性に優れる液晶ポリマー、エポキシ樹脂、BTレジン等のメラミン誘導体が好適に用いられる。これらの樹脂とともに、適宜、フィラーや添加剤を添加してもよい。

【0041】

エポキシ樹脂としては、ビスフェノールA型樹脂、ビスフェノールF型樹脂、ビスフェノールS型樹脂、フェノールノボラック樹脂、クレゾールノボラック型エポキシ樹脂、トリスフェノールメタン型エポキシ樹脂、脂環式エポキシ樹脂等が挙げられる。

【0042】

メラミン誘導体としては、メラミン、メラミンシアヌレート、メチロール化メラミン、(イソ)シアヌール酸、メラム、メレム、メロン、サクシノグアミン、硫酸メラミン、硫酸アセトグアナミン、硫酸メラム、硫酸グアニルメラミン、メラミン樹脂、BTレジン、シアヌール酸、イソシアネール酸、イソシアヌール酸誘導体、メラミンイソシアヌレート、ベンゾグアナミン、アセトグアナミン等のメラミン誘導体、グアニジン系化合物等が例示される。

【0043】

液晶ポリマーとしては、芳香族系液晶ポリエステル、ポリイミド、ポリエステルアミドや、それらを含む樹脂組成物が例示される。このうち、耐熱性、加工性および吸湿性のバランスに優れた液晶ポリエステルまたは液晶ポリエステルを含む組成物が好ましい。

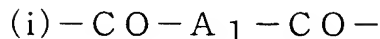
【0044】

液晶ポリエステルとしては、例えば、(1)芳香族ジカルボン酸と芳香族ジオールと芳香族ヒドロキシカルボン酸とを反応させて得られるもの、(2)異種の芳香族ヒドロキシカルボン酸の組み合わせを反応させて得られるもの、(3)芳香族ジカルボン酸と芳香族ジオールとを反応させて得られるもの、(4)ポリエチレンテレフタレートなどのポリエステルに芳香族ヒドロキシカルボン酸を反応させて得られるもの、などが挙げられる。なお、これらの芳香族ジカルボン酸、芳香族ジオール及び芳香族ヒドロキシカルボン酸の代わりに、それらのエステル誘導体を使用されることもある。さらに、これらの芳香族ジカルボン酸、芳香族ジオール及び芳香族ヒドロキシカルボン酸は、芳香族部分がハロゲン原子、アルキル基、アリール基等で置換されたものが使用されることもある。

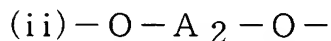
【0045】

液晶ポリエステルの繰返し構造単位としては、芳香族ジカルボン酸に由来する繰返し構造単位(下記式(i))、芳香族ジオールに由来する繰返し構造単位(下記式(ii))、芳香族ヒドロキシカルボン酸に由来する繰返し構造単位(下記式(iii))を例示することができる。

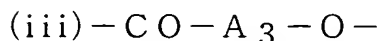
【0046】



(但し A_1 は、芳香環を含む 2 価の結合基を示す。)



(但し A_2 は、芳香環を含む 2 価の結合基を示す。)



(但し A_3 は、芳香環を含む 2 価の結合基を示す。)

【0047】

次に本発明の一実施形態として、支持基板のない半導体モジュールの製造方法

を例に挙げ、図 5 ～図 7 を参照して説明する。

まず、図 5 (A) のように、金属箔 4 0 0 上に所定の表面に選択的に導電被膜 4 0 2 を形成する。具体的には、フォトレジスト 4 0 1 で金属箔 4 0 0 を被覆した後、電界メッキ法により、金属箔 4 0 0 の露出面に導電被膜 4 0 2 を形成する。導電被膜 4 0 2 の膜厚は、例えば $1 \sim 10 \mu\text{m}$ 程度とする。この導電被膜 4 0 2 は、最終的に半導体モジュールの裏面電極となるので、半田等のロウ材との接着性の良い金、または銀を用いて形成することが好ましい。金属箔 4 0 0 の主材料は、Cu、Al、Fe-Ni 等の合金等とすることが好ましい。ロウ材の付着性やメッキ性が良好だからである。金属箔 4 0 0 の厚さは、ここでは $70 \mu\text{m}$ とするが、特に制限はない。通常は $10 \mu\text{m} \sim 300 \mu\text{m}$ 程度とする。

【0 0 4 8】

つづいて図 5 (B) に示すように、金属箔 4 0 0 上に、第一層目の配線パターンを形成する。まず金属箔 4 0 0 を化学研磨して表面のクリーニングと表面粗化を行う。次に、金属箔 4 0 0 上に熱硬化性樹脂で導電被膜 4 0 2 全面を覆い、加熱硬化させて平坦な表面を有する膜とする。つづいてこの膜中に、導電被膜 4 0 2 に到達する直径 $100 \mu\text{m}$ 程度のビアホール 4 0 4 を形成する。ビアホール 4 0 4 を設ける方法としては、本実施形態では炭酸ガスレーザーを用いた加工によったが、そのほか、機械加工、薬液による化学エッチング加工、プラズマを用いたドライエッチング法などを用いることもできる。

【0 0 4 9】

その後、エキシマレーザーを照射してエッチング滓を除去し、つづいて、ビアホール 4 0 4 を埋め込むように全面に銅メッキ層を形成する。この銅メッキ層はビアホール 4 0 4 の段差で断線しないように、まず無電界銅メッキして全面に約 $0.5 \mu\text{m}$ と薄く形成した後、電界メッキにより合計約 $20 \mu\text{m}$ の厚みに形成する。無電解メッキ用触媒は、通常パラジウムを用いることが多く、可とう性の絶縁基材に無電解用メッキ用触媒を付着させるには、パラジウムを錯体の状態で水溶液に含ませ、可とう性の絶縁基材を浸漬して表面にパラジウム錯体を付着させ、そのまま、還元剤を用いて、金属パラジウムに還元することによって可とう性の絶縁基材表面にメッキを開始するための核を形成することができる。通常は、

このような操作をするために、被メッキ物を、アルコールや酸で洗浄し、表面に付着した油分を除去しておく。

【0050】

銅メッキ層の形成時に、形成条件を調整することにより、所望の表面粗さや表面形態を実現し、その後に形成される層間絶縁膜との密着性を向上させることもできる。たとえば、無電界メッキを行う際、メッキ液に添加剤を含有させ、その後、所定の条件でパルス電流による電界メッキを施し、さらに薬液により表面処理することにより、平滑表面に微細銅粒子の凹凸面が形成される。これにより、層間絶縁膜との密着性が向上する。微細銅粒子の凹凸面を好適に形成するためには、無電界メッキの段階で、銅のグレインサイズを小さくするとともに結晶軸が様々な方向を向くようにすることが好ましい。本実施形態と同様の工程により形成した銅メッキの表面凹凸を測定したところ、約 $0.8 \mu\text{m}$ 程度であった。

【0051】

その後、フォトレジストをマスクとして銅メッキ層をエッチングし、銅からなる配線 407 を形成する。たとえば、レジストから露出した箇所に、化学エッチング液をスプレー噴霧して不要な銅箔をエッチング除去し、配線パターンを形成することができる。エッチングレジストは、通常のプリント配線板に用いることのできるエッチングレジスト材料を用いることができ、レジストインクをシルクスクリーン印刷して形成したり、エッチングレジスト用感光性ドライフィルムを銅箔の上にラミネートして、その上に配線導体の形状に光を透過するフォトマスクを重ね、紫外線を露光し、露光しなかった箇所を現像液で除去して形成することができる。化学エッチング液には、塩化第二銅と塩酸の溶液、塩化第二鉄溶液、硫酸と過酸化水素の溶液、過硫酸アンモニウム溶液など、通常のプリント配線板に用いる化学エッチング液を用いることができる。

【0052】

同様の手順により、層間絶縁膜 405 の形成、ビアホール形成、銅メッキ層の形成および銅メッキ層のパターニングの手順を繰り返し行うことにより、図 5 (C) に示すような多層配線構造を形成する。すなわち、配線 407 および層間絶縁膜 405 からなる配線層が積層した多層配線構造を形成する。

【0053】

層間絶縁膜405の材料は、本実施形態では、フィラーを含まない液晶ポリマーを用いる。この液晶ポリマーは、1.0以上3.5以下の誘電率を有し、0.0001以上0.02以下の誘電正接を有し、吸水率は0.1%未満であるものを用いる。ここでは液晶ポリマーを用いたが、そのほか、エポキシ樹脂やBTレジン等を用いることもできる。

【0054】

つづいて図6(A)に示すように、回路素子410a、410bを搭載する。まず多層配線パターンの表面にソルダーレジスト層408を形成する。ソルダーレジスト層408を構成する材料としては、エポキシ樹脂、アクリル樹脂、ウレタン樹脂、ポリイミド樹脂等の樹脂、および、これらの混合物、さらに、これらの樹脂にカーボンブラック、アルミナ、窒化アルミニウム、窒化ホウ素、酸化スズ、酸化鉄、酸化銅、タルク、雲母、カオリナイト、炭酸カルシウム、シリカ、酸化チタン等の無機フィラーを混合したもの等が例示される。ここでは、フィラー含有エポキシ樹脂を用いる。

【0055】

次に、ソルダーレジスト層408の表面に回路素子410a、410bを搭載し、回路素子410aを配線407と金線412により結線した後、これらを絶縁性樹脂415でモールドする。回路素子410としては、トランジスタ、ダイオード、ICチップ等の半導体素子、チップコンデンサ、チップ抵抗等の受動素子である。なお、CSP、BGA等のフェイスダウンの半導体素子も実装できる。図6(A)の構造では、回路素子410aがベアーのトランジスタチップであり、回路素子410bがチップコンデンサである。これらは半田等のロウ材によりソルダーレジスト層408に固着される。回路素子410bは、ビアホールを介して配線407に接続されている。なお、半田を用いず、接着剤等により素子を固着することもできる。この場合はソルダーレジスト層408を設けない構造とすることも可能である。回路素子のモールドは、金属箔400に設けた複数個のモジュールに対して、金型を用いて同時に行う。この工程は、トランスファーモールド、インジェクションモールド、ポッティングまたはディッピングにより



実現できる。樹脂材料としては、エポキシ樹脂等の熱硬化性樹脂がトランスファーマールドまたはポッティングで実現でき、ポリイミド樹脂、ポリフェニレンサルファイド等の熱可塑性樹脂はインジェクションモールドで実現できる。

【0056】

その後、図6 (B) に示すように、多層配線構造から金属箔400を除去し、裏面に半田ボール420を形成する。金属箔400の除去は、研磨、研削、エッチング、レーザの金属蒸発等により行うことができる。本実施形態では以下の方法を採用する。すなわち、研磨装置または研削装置により金属箔400全面を50 μ m程度削り、残りの金属箔400を化学的にウェットエッチングにより除去する。なお、金属箔400全部をウェットエッチングにより除去してもよい。こうした工程を経ることにより、回路素子の搭載された側と反対側の面に、第1層目の配線407の裏面が露出する構造となる。これにより、本実施形態で得られるモジュールでは裏面が平坦となり、半導体モジュールのマウント時に半田等の表面張力でそのまま水平に移動し、容易にセルフアラインできるというプロセス上の利点が得られる。つづいて露出した導電被膜402に半田等の導電材を被着して半田ボール420を形成し、半導体モジュールを完成する。

【0057】

上記した金属箔400の除去工程を行うまでは、金属箔400が支持基板となる。金属箔400は、配線407形成時の電解メッキ工程において電極としても利用される。また、封止樹脂415をモールドする際にも、金型への搬送、金型への実装の作業性を良好にすることができる。

【0058】

次に、封止樹脂415を半導体モジュール毎にダイシングにより分離する。図7は、ダイシングの方法を説明するための図である。絶縁樹脂層455上に、複数の半導体モジュール形成領域がマトリクス状に配置されている。配線パターン465が形成されていない部分は絶縁樹脂460が露出している。ダイシングは、ダイシングライン490に沿って行われるため、絶縁樹脂のみの切断となり、金属箔の切断やモールド樹脂の切断によって引き起こされる切断面の荒れやブレードの消耗等が抑制される。なお、本例では位置合わせマーク470を設けてい

るため、ダイシングラインの位置を迅速かつ正確に把握することができる。なお、BGA等の従来のCSPにおいては、基板上に形成されたモジュールを金型で打ち抜く方法が採用されている。本実施形態ではダイシングにより絶縁樹脂を切断することによりモジュールを得ることができ、製造プロセス上、大きなメリットがある。

【0059】

以上の工程により、支持基板を有しない半導体モジュールを作製することができる。なお、本発明の半導体モジュールは上記実施の形態以外の方法で作製することもできる。たとえば、金属箔400の両面にモジュールを形成する等の方法も可能である。

【0060】

【実施例】

実施例1

本実施例では、半導体モジュールに用いる絶縁樹脂の高周波特性を評価した。評価サンプルは、下層の線路、層間絶縁膜および上層の線路をこの順で積層し、下層と上層の線路を層間接続プラグにより接続した構造体とした。ソルダーレジスト層を介さず直接封止樹脂を配設したものと、上層の線路の表面にソルダーレジスト層を介して封止樹脂を配設したものとを用意した。線路は銅メッキ膜により構成し、寸法は、下層、上層ともに幅90 μ m、長さ10mmとした。銅膜の表面粗さはRa値で0.8 μ mであった。

【0061】

層間絶縁膜の樹脂材料を変えて以下の試料1、2を作製した。

【0062】

試料1：全芳香族ポリエステル系液晶ポリマー（商品名「Vecstar」、クラレ社製）

試料2：ガラスエポキシ（FR-4）

図8はソルダーレジスト層を設けない配線構造の評価結果である。図9はソルダーレジスト層を設けない配線構造の評価結果である。いずれも液晶ポリマーを用いた方が低い損失を示した。たとえばソルダーレジスト層なしの場合、試料1

では挿入損失が0.2 dB/cm (5 GHz) 以下と良好な特性を示している。

【0063】

実施例 2

図5～6に示したのと同様のプロセスにより、2層配線構造を有する半導体モジュールを作製した。配線構造の上部には、LSIベアチップ、CRチップ、TRチップ等を配設した。配線材料は銅を用いた。本実施例と同じ工程で形成した銅メッキ膜の表面粗さはRa値で約0.8 μ mであった。層間絶縁膜の材料は、表1に示すものを用い、3種類の試作品(No. 1～3)を作製した。

【0064】

【表1】

NO.	1	2	3
樹脂系	液晶ポリマー	エポキシ	BTレジン
誘電率	2.85 (1GHz)	3.6、3.7 (1GHz)	3.4 (1GHz)
誘電正接	0.0025 (1GHz)	0.003、0.006 (1GHz)	0.003 (1GHz)
ガラス転移温度	205	230	220
銅箔引き剥がし強度 (18or35 μ m) kN/m	0.9	1.4	1.5
吸水率 (%)	0.04	0.1	
メーカー	クラレ	住友ベークライト	三菱ガス化学
品番	Vecstar	ELC-4778GS	HL950K-SK

【0065】

試作品の配線構造を図10～図12に示す。図10は第1層目の配線、図11は第2層目の配線を示し、図12はこれらが積層した様子を示す。これらの図中、円形の箇所は層間接続プラグが形成された箇所に該当する。得られた試作品は、いずれも高周波特性に優れることが確認された。

【0066】

【発明の効果】

以上説明したように本発明によれば、特定の絶縁樹脂層を用いるため、高周波特性等が顕著に改善された半導体モジュールが得られる。

【図面の簡単な説明】

- 【図 1】 BGA の構造を説明するための図である。
- 【図 2】 ISB（登録商標）の構造を説明するための図である。
- 【図 3】 BGA および ISB（登録商標）の製造プロセスを説明するための図である。
- 【図 4】 実施の形態に係る半導体モジュールの構造を説明するための図である。
- 【図 5】 実施の形態に係る半導体モジュールの製造方法を説明するための図である。
- 【図 6】 実施の形態に係る半導体モジュールの製造方法を説明するための図である。
- 【図 7】 実施の形態に係る半導体モジュールの製造方法を説明するための図である。
- 【図 8】 樹脂材料の高周波特性を評価した結果を示す図である。
- 【図 9】 樹脂材料の高周波特性を評価した結果を示す図である。
- 【図 10】 実施例で形成した半導体モジュールの配線構造を示す図である。
- 。 【図 11】 実施例で形成した半導体モジュールの配線構造を示す図である。
- 。 【図 12】 実施例で形成した半導体モジュールの配線構造を示す図である。
- 。 【図 13】 実施の形態に係る半導体モジュールの構造を説明するための図である。

【符号の説明】

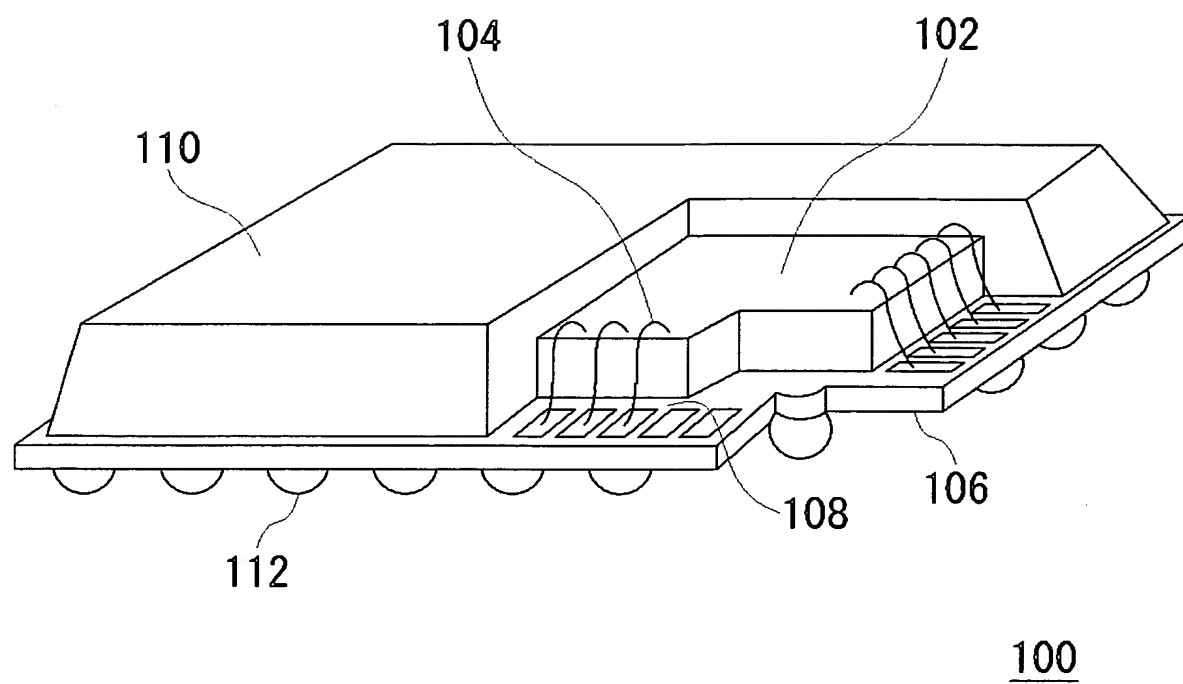
- 100 BGA
- 102 LSI チップ
- 104 金配線
- 106 ガラスエポキシ基板
- 108 接着層

- 1 1 0 封止樹脂
- 1 1 2 半田ボール
- 2 0 1 L S I ベアチップ
- 2 0 2 T r ベアチップ
- 2 0 3 チップ C R
- 2 0 4 金線ボンディング
- 2 0 5 銅パターン
- 2 0 6 導電性ペースト
- 2 0 7 樹脂パッケージ
- 4 0 0 金属箔
- 4 0 1 フォトレジスト
- 4 0 2 導電被膜
- 4 0 5 層間絶縁膜
- 4 0 7 配線
- 4 0 8 ソルダーレジスト層
- 4 1 0 a 回路素子
- 4 1 0 b 回路素子
- 4 1 2 金線
- 4 1 5 絶縁性樹脂
- 4 2 0 半田ボール
- 4 5 5 絶縁樹脂層
- 4 6 0 絶縁樹脂
- 4 6 5 配線パターン
- 4 7 0 マーク
- 4 9 0 ダイシングライン

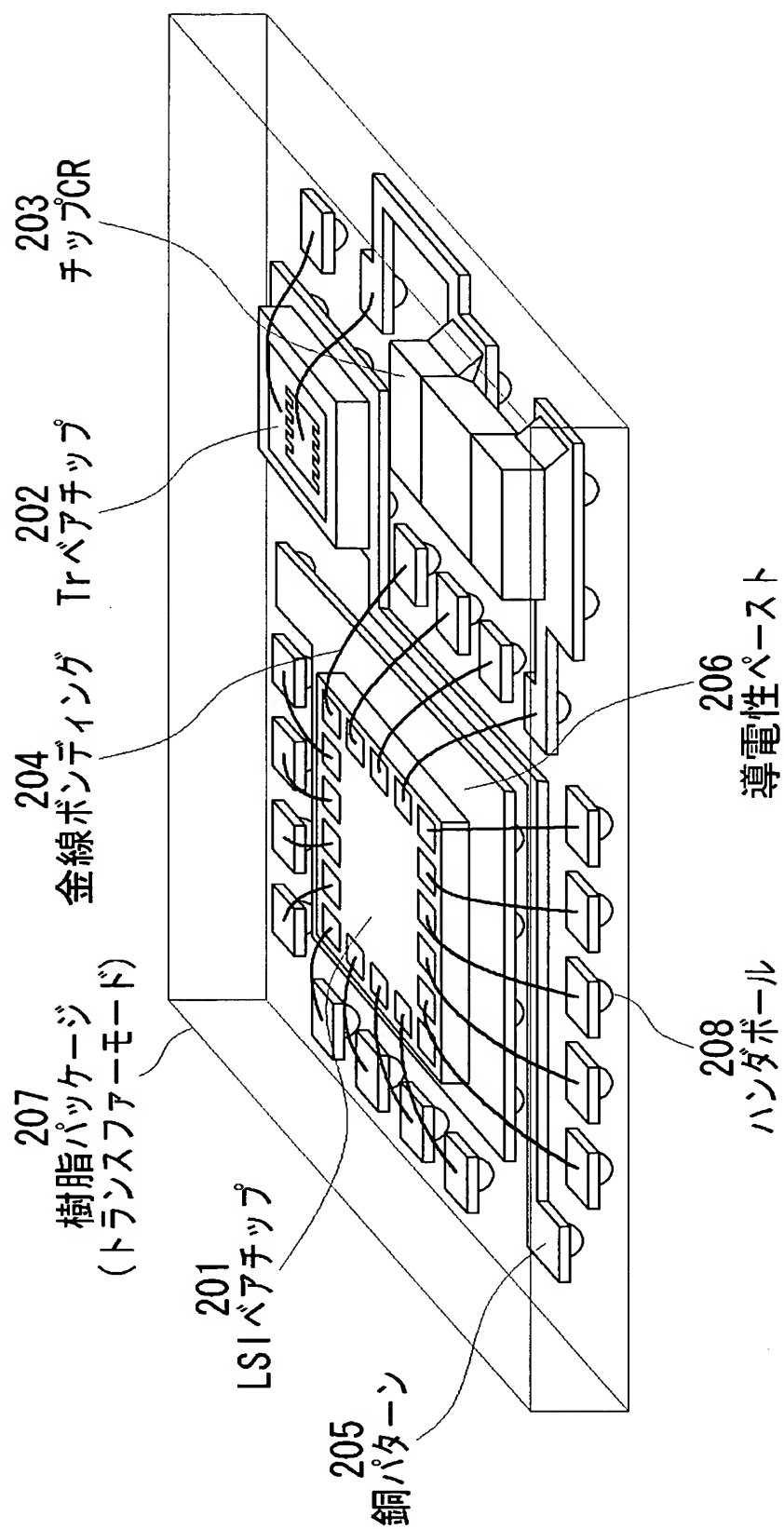


【書類名】 図面

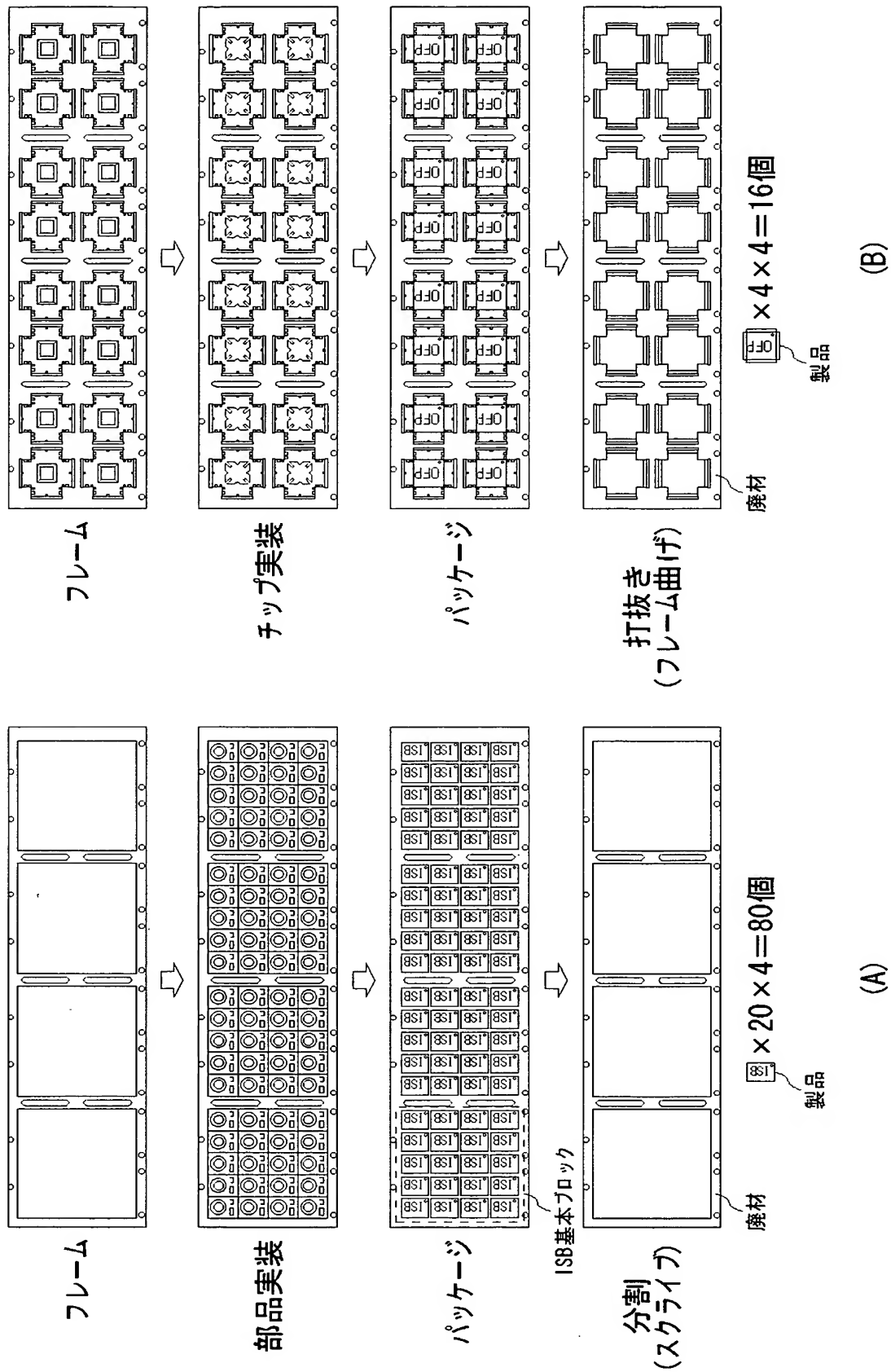
【図 1】



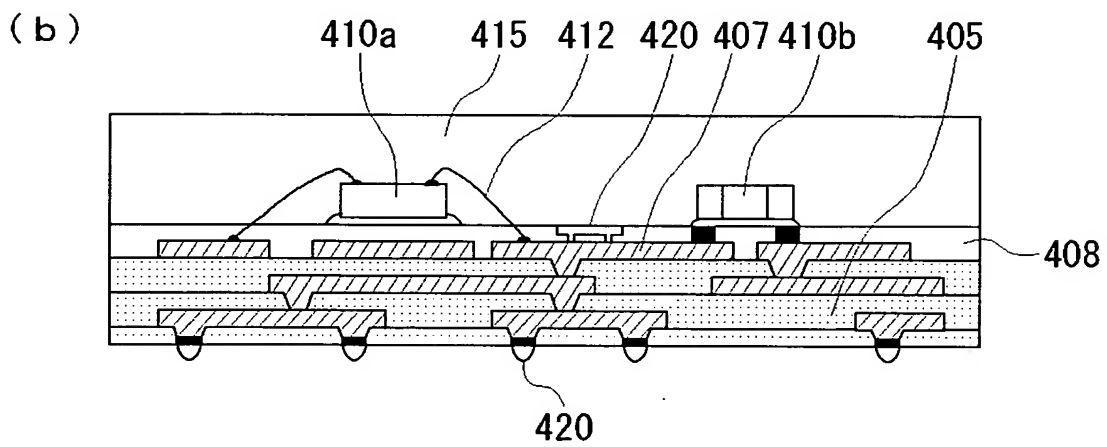
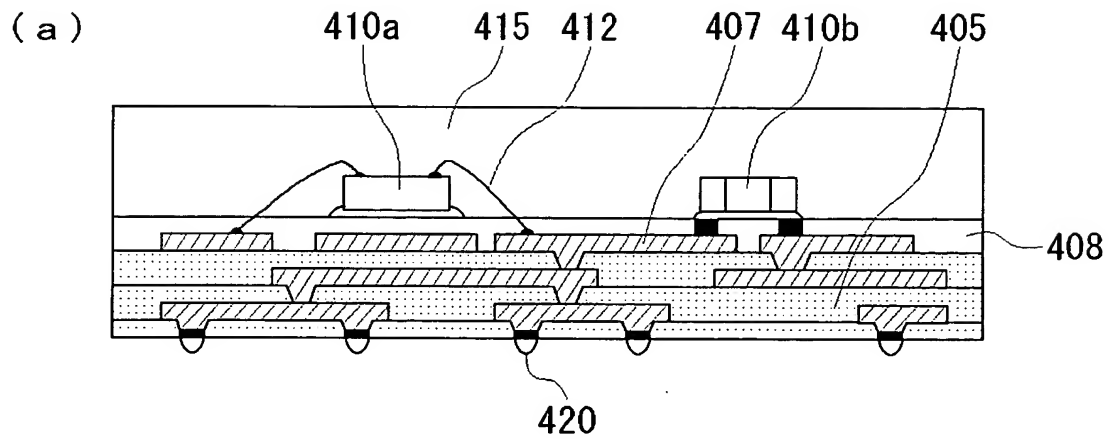
【図 2】



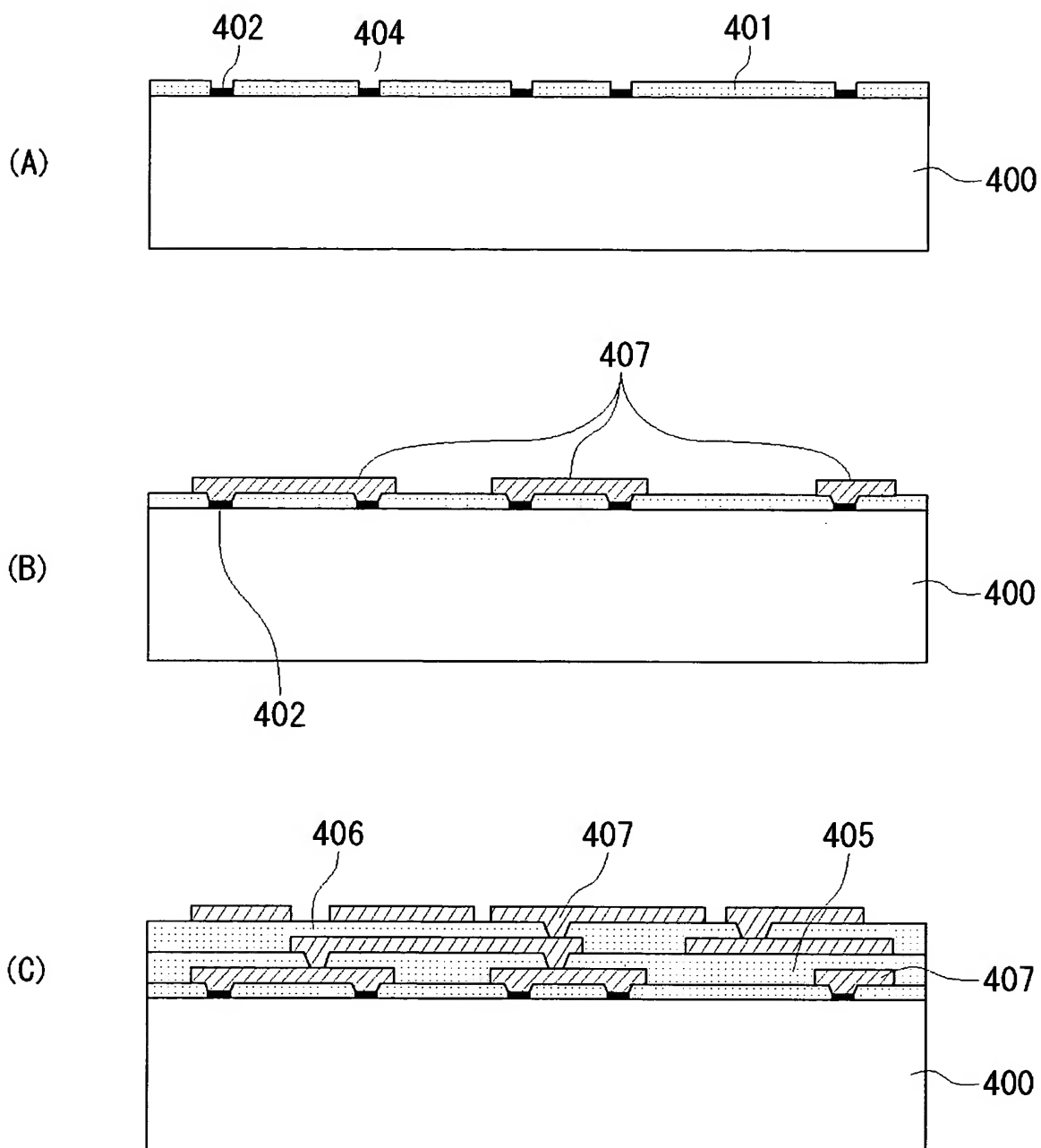
【図 3】



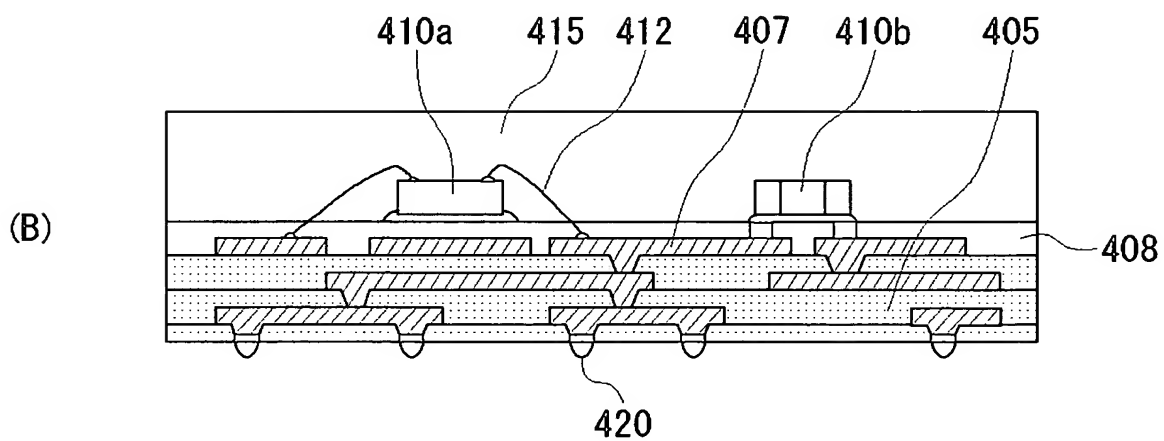
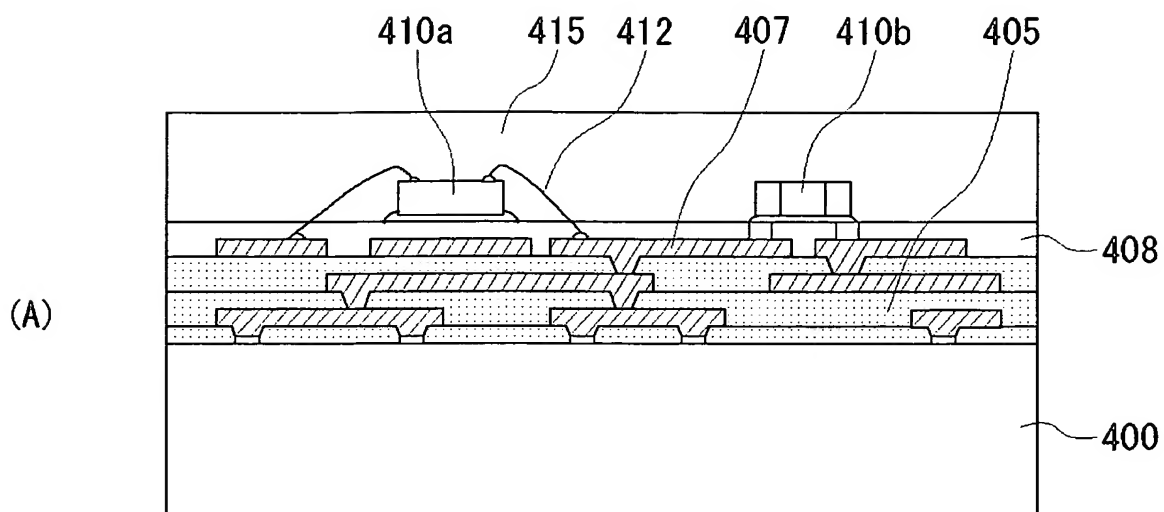
【図 4】



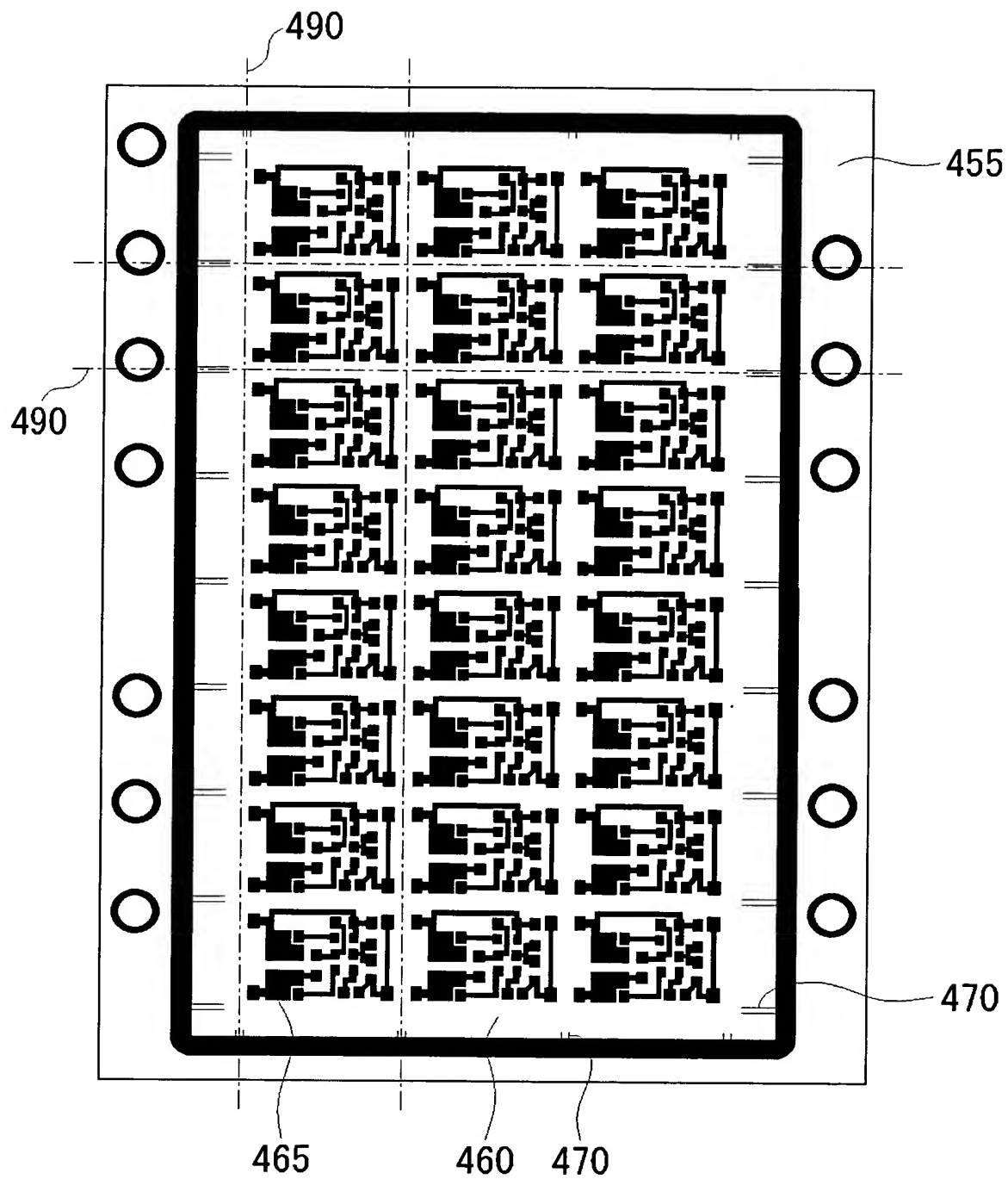
【図 5】



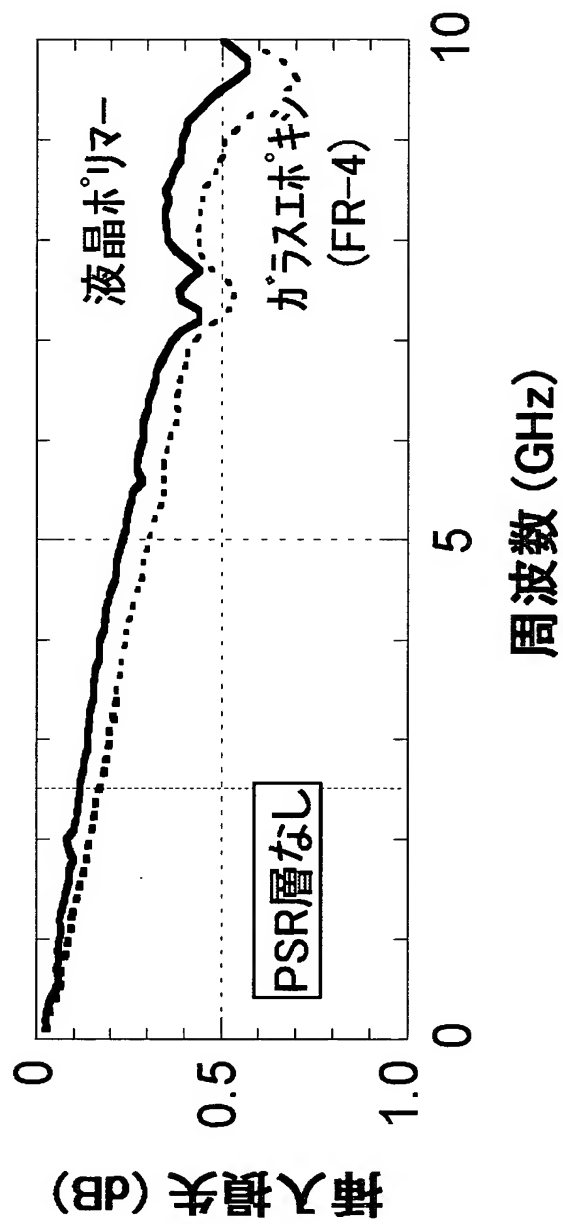
【図 6】



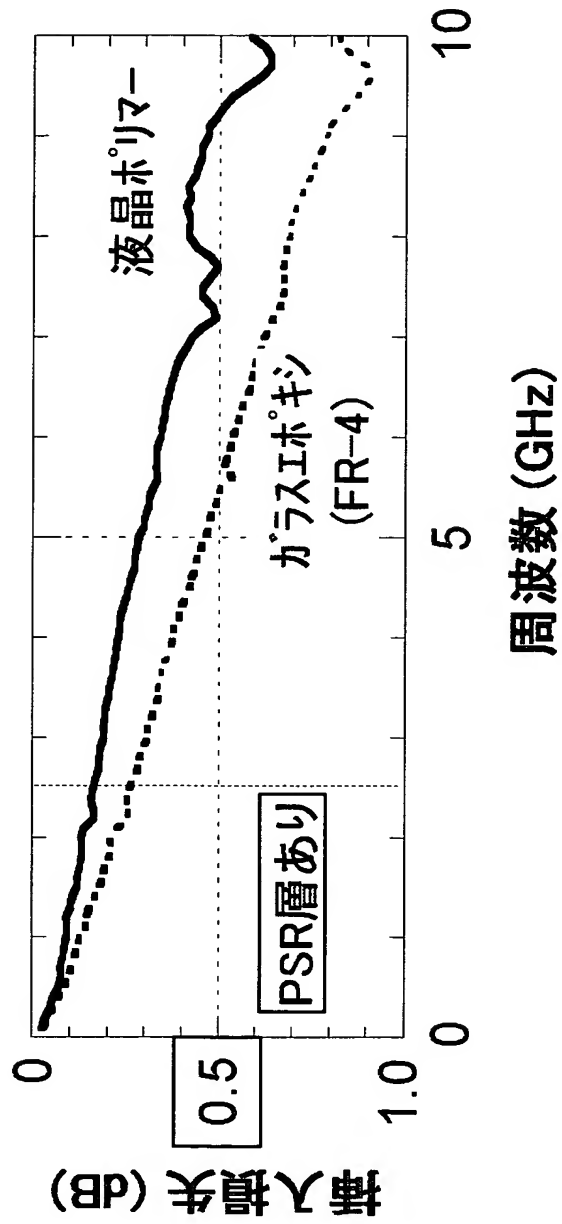
【図 7】



【図 8】

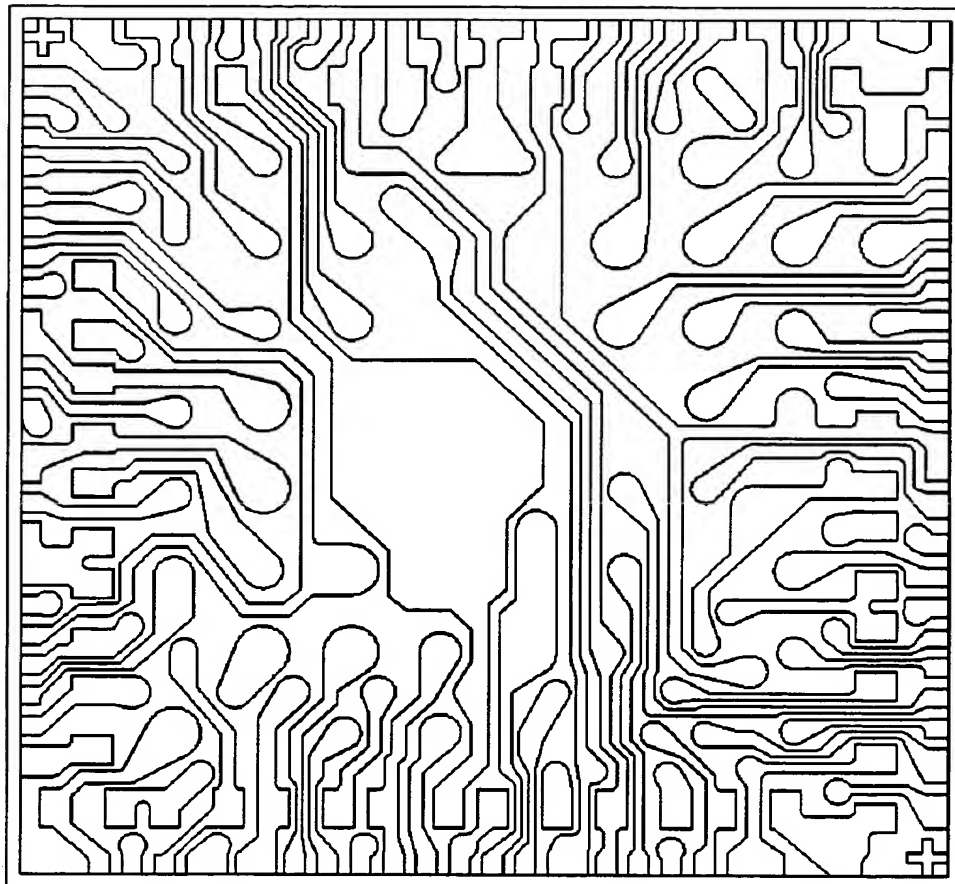


【図 9】



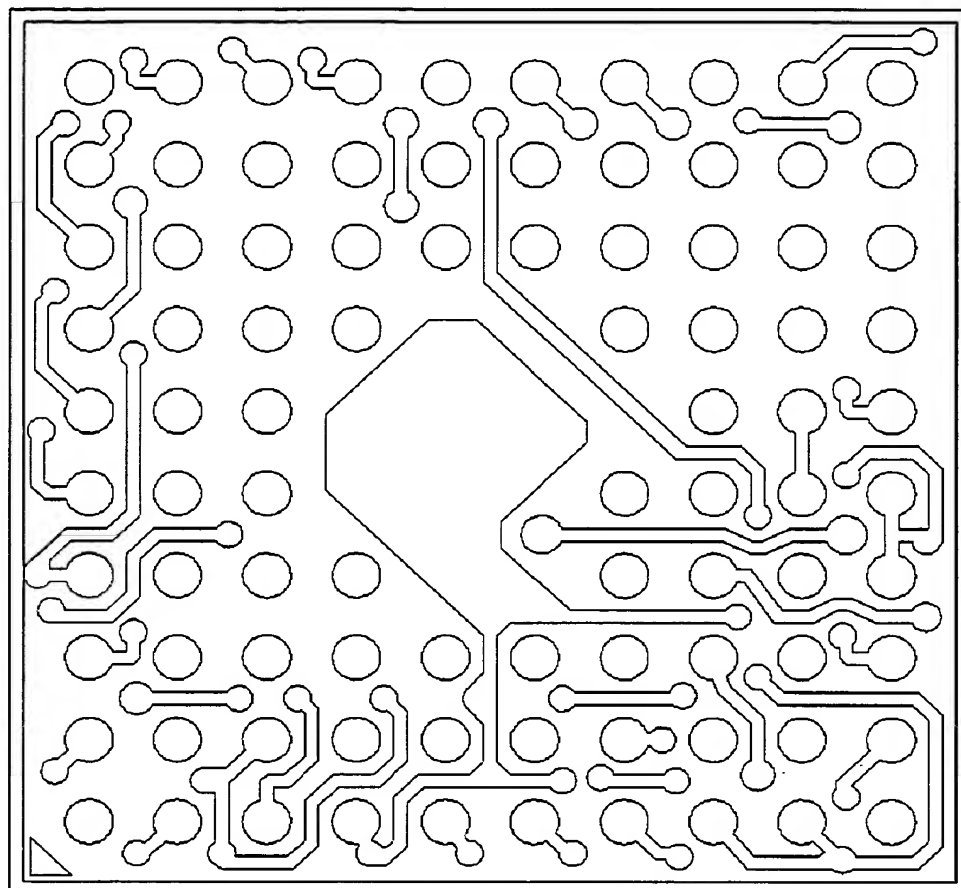
【図 10】

1 層目



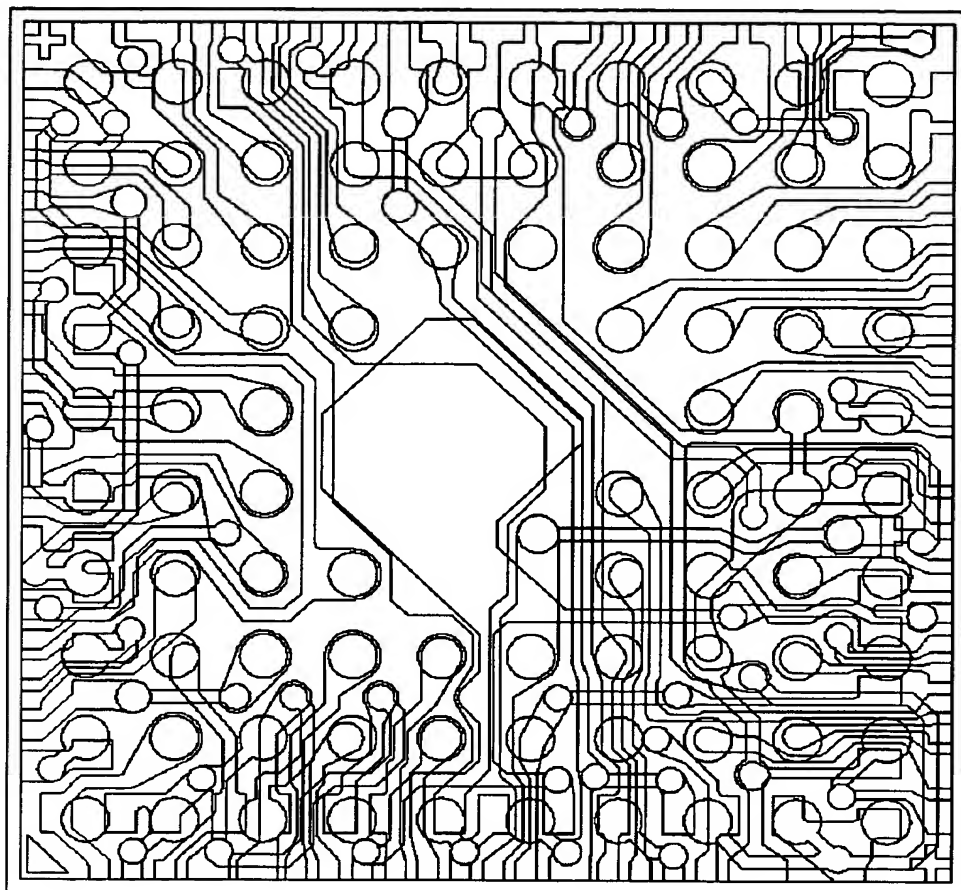
【図 11】

2 層目

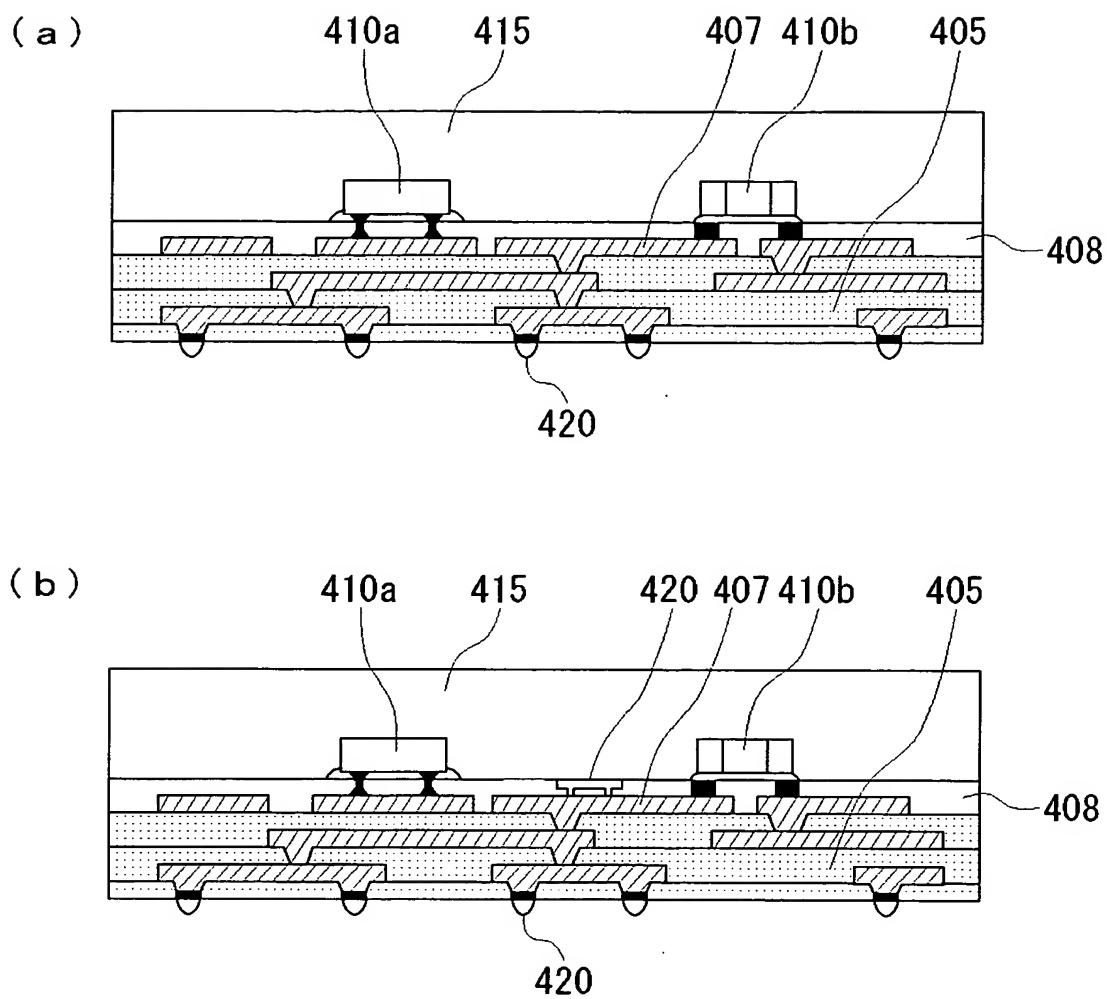


【図 12】

1 層目 + 2 層目



【図 13】



【書類名】 要約書

【要約】

【課題】 支持基板を有さない、薄型、軽量の半導体モジュールであって、製品信頼性、高周波特性に優れる半導体モジュールを提供する。

【解決手段】 回路素子 4 1 0 a、4 1 0 b の直下に多層配線構造を設ける。多層配線構造を構成する層間絶縁膜 4 0 5 を、1. 0 以上 3. 5 以下の誘電率を有し、0. 0 0 0 1 以上 0. 0 2 以下の誘電正接を有する材料により構成する。

【選択図】 図 4

特願 2 0 0 2 - 3 5 1 8 2 7

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 8 8 9]

1 . 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

大阪府守口市京阪本通 2 丁目 1 8 番地

氏 名

三洋電機株式会社

2 . 変更年月日

1 9 9 3 年 1 0 月 2 0 日

[変更理由]

住所変更

住 所

大阪府守口市京阪本通 2 丁目 5 番 5 号

氏 名

三洋電機株式会社

特願 2 0 0 2 - 3 5 1 8 2 7

出 願 人 履 歴 情 報

識別番号

[3 0 1 0 7 9 4 2 0]

1. 変更年月日

2 0 0 1 年 1 2 月 1 0 日

[変更理由]

新規登録

住 所

群馬県伊勢崎市喜多町 2 9 番地

氏 名

関東三洋電子株式会社

2. 変更年月日

2 0 0 2 年 6 月 2 4 日

[変更理由]

名称変更

住所変更

住 所

群馬県邑楽郡大泉町仙石二丁目 2 4 6 8 番地 1

氏 名

関東三洋セミコンダクターズ株式会社